

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-012600

(43)Date of publication of application : 16.01.1998

(51)Int.CI.

H01L 21/3065
C23F 4/00

(21)Application number : 08-317534

(71)Applicant : SAMSUNG ELECTRON CO LTD

(22)Date of filing : 28.11.1996

(72)Inventor : PARK YONG-HYEON

(30)Priority

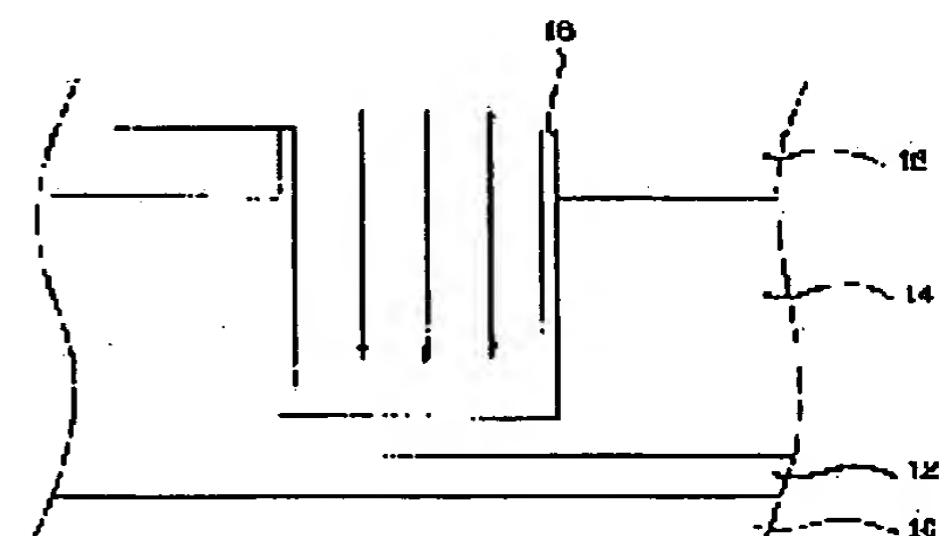
Priority number : 96 9621026 Priority date : 12.06.1996 Priority country : KR

(54) PLASMA ETCHING METHOD OF SEMICONDUCTOR DEVICE MANUFACTURING PROCESS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma etching method of a semiconductor device manufacturing process, capable of obtaining high selectivity and a good profile.

SOLUTION: In a plasma etching method of a semiconductor device manufacturing process, performing dry etching of a silicon-containing film member 14 on a wafer, by converting a plurality of supply gases into a plasma state so as to promote reaction and ion collision through a masking pattern 16, disposed in the upper part, dry etching is performed by supplying hydrogen iodide, HI, as the main etching gas.



LEGAL STATUS

[Date of request for examination] 28.11.1996

[Date of sending the examiner's decision of rejection] 12.05.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-12600

(43)公開日 平成10年(1998)1月16日

(51)Int.Cl.*

H 01 L 21/3065
C 23 F 4/00

識別記号

庁内整理番号

F I

H 01 L 21/302
C 23 F 4/00

技術表示箇所

F
E

審査請求 有 請求項の数2 OL (全4頁)

(21)出願番号 特願平8-317534

(22)出願日 平成8年(1996)11月28日

(31)優先権主張番号 1996-21026

(32)優先日 1996年6月12日

(33)優先権主張国 韓国 (KR)

(71)出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72)発明者 朴容鉉

大韓民国京畿道水原市八達区遠川洞30-68

穂水ヴィラ1-302

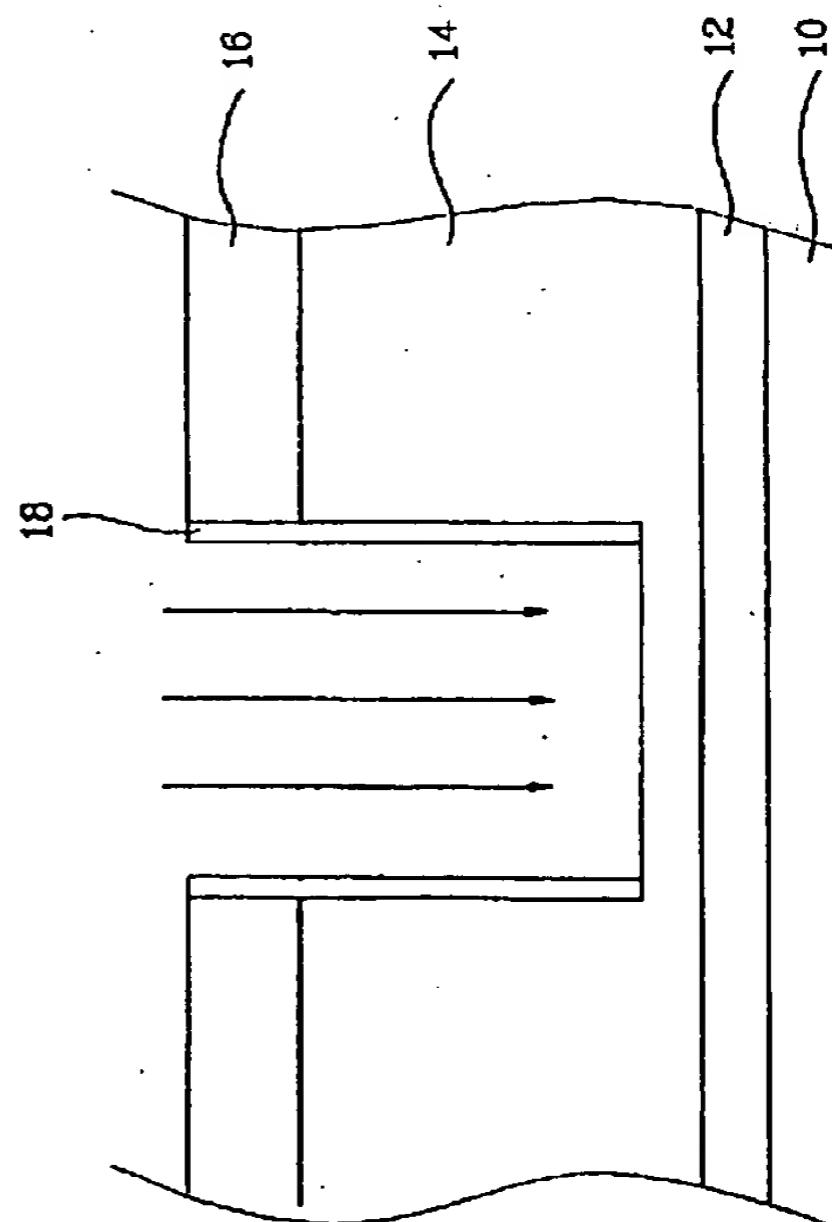
(74)代理人 弁理士 三好秀和 (外1名)

(54)【発明の名称】 半導体デバイス製造工程のプラズマエッチング方法

(57)【要約】

【課題】 高い選択性と良好なプロファイルを得ることができる半導体デバイス製造工程のプラズマエッチング方法を提供する。

【解決手段】 複数の供給ガスをプラズマ状態に変換させて供給し、上部に配置したマスキングパターン16を介して反応及びイオン衝突を進行させてウェーハ上のシリコン含有膜質14をドライエッチングする半導体デバイス製造工程のプラズマエッチング方法において、シリコン含有膜質14をエッチングするためにヨウ化水素HIを主エッチングガスとして供給してドライエッチングを行うようにした。



【特許請求の範囲】

【請求項1】複数の供給ガスをプラズマ状態に変換させて供給し、上部に配置したマスキングパターンを介して反応及びイオン衝突を進行させてウェーハをドライエッティングする半導体デバイス製造工程のプラズマエッティング方法において、シリコン含有膜質をエッティングするためにヨウ化水素を主エッティングガスとして供給して前記ドライエッティングを行うようにしたことを特徴とするプラズマエッティング方法。

【請求項2】前記シリコン含有膜質が、ゲート酸化膜質、ポリシリコン膜質、珪化タンクステン(WSi_x)膜質、珪化銀($AgSi_x$)膜質、珪化白金($PtSi_x$)膜質、または珪化チタン($TiSi_x$)膜質のいずれかである、請求項1に記載のプラズマエッティング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体デバイス製造工程のプラズマエッティング方法に関し、さらに詳しくは主エッティングガスとしてヨウ化水素(HI)を供給することにより、ウェーハ膜質のエッティングにおける選択性及びプロファイルを改善した半導体デバイス製造工程のプラズマエッティング方法に関する。

【0002】

【従来の技術】半導体産業が発達するにつれて、半導体デバイスは高容量及び高機能化を追求しており、このため限られた領域に一層多くの素子の集積が必要となり、ウェーハ加工技術はパターンを極微細化及び高集積化させるように研究及び開発されている。

【0003】極微細化及び高集積化された半導体デバイスを具現するためのウェーハ製造工程にはドライエッティング技術がよく用いられており、ドライエッティング技術として最も一般化しているのはプラズマ応用エッティング方法である。

【0004】しかし、プラズマを用いたエッティング工程は非常に重要であるが難しい技術であり、プラズマエッティング工程で優先的に考慮すべき事項はエッティングプロファイル、下部膜質との選択性(Selectivity)、エッティング比(Etch Rate)及び均一度(Uniformity)などである。これらは主にエッティング装置または供給ガスの特性によって左右され、特に均一度は多くの場合エッティング装置の特性からの影響を強く受け、他の三つの事項は供給ガスの特性に影響を強く受ける。

【0005】そして、最近ではパターンの極微細化及び高集積化のための一環として、供給ガスにポリマーを形成するガスを添加してプラズマエッティング工程を行うことによりプロファイルを改善する技術が多く開発されている。このようなプロファイル改善に関する技術の一例が米国特許第4,490,209号に開示されている。

【0006】従来のプラズマエッティング方法でシリコン含有膜質(Layer of a Silicon-bearing Material)をエッティングする場合には、その膜質の性質によってフッ素(F)と塩素(Cl)を含有するハロゲン化合物を主エッティングガスとして供給し、その他に膜質のエッティングプロファイル及び下部膜質との選択性の改善用途またはキャリヤ(Carrier)用途で他のガスを主エッティングガスに混合して供給する。

【0007】混合供給されるガスはそれぞれ定められた役割を果たし、ヘリウム(He)とアルゴン(Argon)のような不活性ガスは比較的重い質量をもつことにより、主エッティングガスのキャリヤの役割を果たすとともに衝突(Physical Sputtering)によって膜質をエッティングする役割を果たし、酸素(O₂)と窒素(N₂)はプラズマ放電によってラジカル(Radical)状態或いはイオン状態などで存在し、エッティングされる部分に発生するポリマーを増加或いは減少させてプロファイルを制御する役割を果たす。そして、臭化水素(HBr)はプラズマ内で解離(Dissociation)した後、Brがエッティング部分の側壁に吸着してSi—Br系統のポリマーを形成する。このSi—Br系統のポリマーはエッティングされた膜質の側壁表面が塩素と反応するのを遮断して良好なプロファイルを形成させるための保護膜として作用する。

【0008】

【発明が解決しようとする課題】しかし、前述した従来のHCl、Cl₂及びHBrのような主エッティングガスを用いたプラズマエッティング方法は、膜質のエッティングされた側壁のプロファイルに満足な垂直性を持たせることができないので、極微細化及び高集積度が要求される工程には適用し難いという問題点があった。

【0009】本発明の目的は、ヨウ化水素を用いてシリコン含有膜質のドライエッティングを行うことにより、高い選択性と良好なプロファイルを得ることのできる半導体デバイス製造工程のプラズマエッティング方法を提供することにある。

【0010】

【課題を解決するための手段】上記の目的を達成するために、本発明による半導体デバイス製造工程のプラズマエッティング方法においては、複数の供給ガスをプラズマ状態に変換させて供給し、上部に配置したマスキングのためのパターンを介した反応及びイオン衝突によってウェーハをドライエッティングする半導体デバイス製造工程のプラズマエッティング方法において、シリコン含有膜質をエッティングするためにヨウ化水素HIを主エッティングガスとして供給して前記ドライエッティングを行うようにした。

【0011】そして、前記シリコン含有膜質として、ゲート酸化膜質(Gate Oxide)、ポリシリコン(Poly Silicon)膜質、珪化タンクステン(WSi_x)膜質、珪化銀($AgSi_x$)膜質、珪化白金($PtSi_x$)膜質、ま

たは珪化チタン($TiSi_x$)膜質のうちいずれか一つを使用する場合に対して本発明を適用することができる。

【0012】

【発明の実施の形態】本発明はウェーハ上に形成されたシリコン含有膜質に対してエッティングを行うものであり、シリコン含有膜質としてはポリシリコン膜質、シリコン酸化膜質、珪化タンゲステン(WSi_x)膜質、珪化銀($AgSi_x$)膜質、または珪化チタン($TiSi_x$)膜質が含まれる。このような膜質をエッティングするために、各膜質の特性によって主エッティングガスのヨウ化水素 HI とこれに混合される添加ガスとを適切に選択することにより、ドライエッティングのための各実施例が成されることができる。

【0013】まず、図1を参照してポリシリコン膜質に対して適用された一実施例を説明する。

【0014】図1を参照すると、ウェーハには基層10、シリコン酸化膜質12、ポリシリコン膜質14及びマスキングのためのフォトレジスト膜質(Photoresist Layer)16が順次積層されている。基層10はウェーハを成す単結晶シリコン成分であり、シリコン酸化膜質12は数百Å程度の厚さで基層10上に形成されており、ポリシリコン膜質14は数千Å程度の厚さでトランジスタのゲートを形成させるために蒸着されており、フォトレジスト膜質16はポリシリコン膜質14のエッティングしない部分をマスキングするために塗布されたものである。

【0015】前述したように、プラズマエッティング装置の環境をセットした後、主エッティングガスとしてヨウ化水素を供給し、添加ガスとして側壁保護のためのポリマーを形成させるための臭化メタンのようなガスを供給する。そして、他の添加ガスとしてプロファイルコントロールのために酸素(または窒素)が供給され、キャリヤ用途で不活性ガス(Ar または He)のうちアルゴン Ar が供給される。

【0016】前記した各ガス(ヨウ化水素、臭化メタン、 O_2 及び Ar など)は供給後印加される高周波によってプラズマ状態の中間体に変換し、不活性ガスは解離して活性化される。プラズマ状態の活性化された成分はフォトレジスト膜質16によってマスキングされていないポリシリコン膜質14の表面と反応する。活性化されたヨウ素は活性化されたキャリヤガスのアルゴンに乗ってポリシリコン膜質14の表面に移動し、ポリシリコン膜質14の表面に含まれるシリコン Si 成分と結合することによりヨウ化珪素 SiI が生成して固着し、それによりポリシリコンがエッティングされる。そして、プラズマで活性化された臭素はポリシリコン膜質14の表面に含まれるシリコン Si 成分と結合してポリマーの $Si-Br$ を形成しながら表面に固着する。即ち、ウェーハ上のポリシリコン膜質14は前述した過程によって生成さ

れる SiI と $SiBr$ の形成によってエッティングされ、ポリシリコン膜質14がエッティングされるに従ってエッティングされる表面に不純物が吸着または形成される。

【0017】ポリマーはエッティングされるポリシリコン膜質14のプロファイル表面の上、即ち側面または底面に形成される。側面に形成されるポリマー18はポリシリコン膜質14の表面に含まれたシリコンとプラズマ状態のヨウ素との反応を遮断して側壁のプロファイルが垂直性をもつようになる。そして、プロファイルの側壁垂直性がポリマー18によって確保されることにより、側壁の過エッティングまたは非正常的なプロファイル形成となるエッティングを防止することができる。底面に形成されたポリマーはポリシリコン膜質14の表面に含まれたシリコンとプラズマ状態の塩素との反応を遮断してエッティングを妨害する要素として作用する。しかし、底面のポリマーは活性化されたアルゴンの衝突によって除去されるので、エッティングの進行に影響を与えない。

【0018】前述したように、エッティング過程の進行中におけるプラズマエッティングのためのアルゴンの衝突は、ポリシリコン膜質14にのみ行われるのではなく、マスキングのためのフォトレジスト膜質16の表面にも行われる。このとき、フォトレジストにはカーボン(C)成分が含まれており、アルゴンの衝突によってカーボン成分が放散される。カーボン成分は酸素に対し親和力をもっているので、ポリシリコン膜質14の下部が図1のようにシリコン酸化膜質12からなる場合、エッティング程度によってカーボンはポリシリコン14の下部膜質であるシリコン酸化膜質12に含まれる酸素と結合しようとする。従って、シリコン酸化膜の酸素とカーボンが結合すると、シリコン酸化膜質12に対してもエッティングが行われるので、エッティングの層間選択性が低下する。本実施例ではこれを防止するために、酸素 O_2 ガスまたは窒素 N_2 ガスを供給する。そうすると、酸素または窒素はプラズマ状態になってラジカル(Radical)(O、N)状態またはイオン状態(O_2^+ 、 N_2^+)に変換し、これらは炭素と結合して一酸化炭素(CO)及び二酸化炭素(CO_2)、または一酸化窒素(NO)及び二酸化窒素(NO_2)となる。従って、酸素ガスまたは窒素ガスの供給はエッティング過程で発生したカーボン成分によって層間選択性が低下するのを防止することができる。

【0019】本発明の前述した実施例によってウェーハをエッティングすると、面が滑らかな直線を保持しながら側壁が垂直に形成されて、全体的なプロファイルが長方形に形成される。そして、ヨウ化水素は塩化水素、塩素または臭化水素に比べて相対的に結合エネルギーが少なくて、塩化水素、塩素または臭化水素を用いた従来のエッティングに比較して、下部膜質に対し高選択性を提供する。従って、本発明による一実施例はエッティングされた面が滑らかであり且つプロファイルの垂直性を提供する

ので、高集積及び超微細パターンの形成が容易である。このため、本発明はウェーハのドライエッチングにおける線幅調節、プロファイル、選択比が良好になり、それにより下部膜質におけるピッティング(Pitting)を防止することができる。

【0020】

【発明の効果】本発明は極微細及び超集積の仕様が要求される半導体デバイスの製造に充分利用できる程度の良好なプロファイルの形態がなされるので、半導体デバイスの高容量及び高機能化を可能にする効果がある。

【図面の簡単な説明】

【図1】本発明による半導体デバイス製造工程のプラズマエッチング方法の実施例を説明するためのウェーハ上の膜質の断面図である。

【符号の説明】

- 10 基層
- 12 シリコン酸化膜質
- 14 ポリシリコン膜質
- 16 フォトレジスト膜質
- 18 ポリマー

【図1】

